

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-123362

(43)Date of publication of application : 17.05.1996

(51)Int.Cl.

G09G 3/28

(21)Application number : 06-265195

(71)Applicant : NORITAKE CO LTD

(22)Date of filing : 28.10.1994

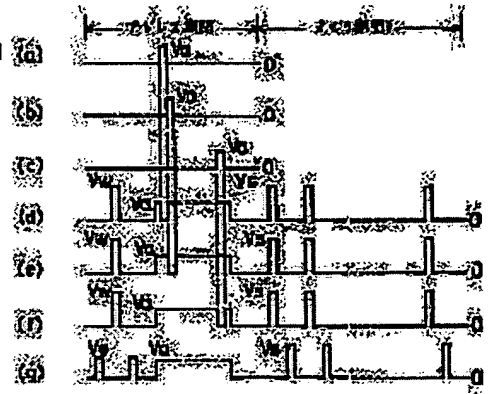
(72)Inventor : ASAI HIDEYUKI
NAKANO TATSUJI
HIROSE JUN

(54) DRIVING METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

PURPOSE: To prevent power for display from being used in vain by controlling a control circuit so that an address electrode can be turned to a floating state during a memory term.

CONSTITUTION: During the memory term, when AC driving is performed by repeating the timing for supplying a voltage V_s to all first electrodes s_y and turning second electrodes S to 0V and the timing for supplying the voltage V_s to the second electrodes S and turning all the first electrodes s_y to 0V, an address term is selected and only for the cell where the electric charges are stored, face discharge is performed between the first electrodes s_y and the second electrodes S . Namely, because of AC driving, only the cell selected during the address term is discharged between the first electrode s_y and the second electrode S and that part is emitted and displayed. In this case, the potential of an address electrode W_x is turned to the floating state during the memory term so that charge/discharge can not be performed through stray capacity even when an AC voltage is supplied between the first electrodes s_y or the second electrodes S .



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(10) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-123362

(43) 公開日 平成8年(1996)5月17日

(51) Int. Cl.⁶

G09G 3/28

識別記号 庁内整理番号

E 4287-5H

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平8-265165

(22) 出願日 平成6年(1994)10月28日

(71) 出願人 000004283

株式会社ノリタケカンパニーリミテド

愛知県名古屋市中区則武新町3丁目1番36号

(72) 発明者 池井 秀之

愛知県名古屋市中区則武新町3丁目1番36号
株式会社ノリタケカンパニーリミテド 内

(72) 発明者 中野 竜次

愛知県名古屋市中区則武新町3丁目1番36号
株式会社ノリタケカンパニーリミテド 内

(74) 代理人 弁理士 山川 政樹

最終頁に続く

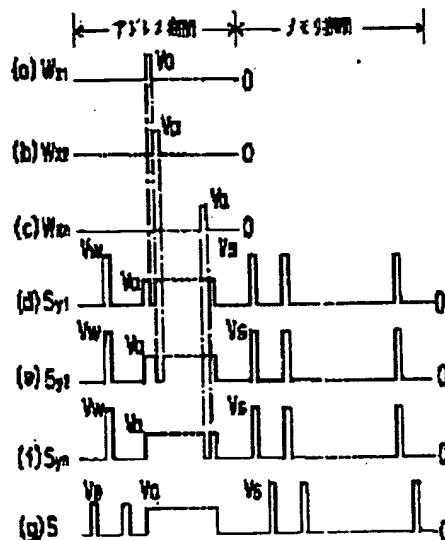
(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【目的】 駆動電力に無駄が生じない構造のプラズマディスプレイを得る。

【構成】 アドレス期間はアドレス電極Wxに0Vのバイアス電圧を供給し、アドレス電極Wxと第1電極Syの交点であるセルに電荷を書き込むときだけ選択したアドレス電極Wxに電圧V_aを供給し、第1電極はセルに電荷を書き込むときだけ0Vとし、それ以外の時電圧V_bを供給しておく。このようにして電荷の書き込みが終了すると、メモリ期間は第1電極Syと第2電極Sに交互に電圧V_sを供給して面放電させる。このとき、表示

用の電力が無駄に使用されないようにするため、アドレス電極Wxをフローティング状態にする。



【特許請求の範囲】

【請求項1】 同一平面上で平行に配設した第1電極と第2電極からなるメモリ電極と、前記メモリ電極と直交させかつ前記メモリ電極から所定距離離隔して設けられたアドレス電極と、

前記アドレス電極を所定電位に維持するか、0Vに維持するかフローティング状態に維持するかを制御する制御回路とを設け、

前記メモリ電極により放電が行われるメモリ期間中は前記アドレス電極がフローティング状態となるように前記制御回路を制御することを持徴とするプラズマディスプレイパネルの駆動方法、

【請求項2】 電極面を平行に配設した平面状の第1メモリ電極と第2メモリ電極からなるメモリ電極と、前記第1メモリ電極の電極面と平行させて設けた第1アドレス電極と、

前記第2メモリ電極の電極面と平行でかつ第1アドレス電極と直交させて設けた第2アドレス電極と、

前記第1アドレス電極および第2アドレス電極を所定電位に維持するか、0Vに維持するかフローティング状態に維持するかを制御する制御回路とを設け、

前記第1メモリ電極および前記第2メモリ電極により放電が行われるメモリ期間中は前記第1アドレス電極および第2アドレス電極がフローティング状態となるように前記制御回路を制御することを持徴とするプラズマディスプレイパネルの駆動方法、

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、交流駆動されるプラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】 プラズマディスプレイは簡易なプロセスのため大画面化が容易であること、自発光形で表示品質が良いこと、応答速度が速い等の理由から各種の研究が行われている。そのうちの一つに交流駆動のものが文献（電子通信学会 信学技報E1092-73、1992-12、17頁～21頁）に開示されている。これはアドレス期間中は、前面ガラス板に設けたメモリ電極と背面ガラス板に設けたアドレス電極との間に電荷を蓄積し、メモリ期間中はメモリ電極に交流信号を加えることによってメモリ電極で放電を起こさせ、表示を行うようにしたものである。

【0003】

【発明が解決しようとする課題】 しかしながらこのような従来の装置は、選択セルの放電時以外はアドレス電極間の電位差が放電電圧よりも低くなるようにバイアス電圧が供給されており、メモリ期間はメモリ電極に交流信号が供給されるため、その交流信号によってメモリ電極とアドレス電極との間の容量が充放電され、これに費やされるエネルギーは表示に寄与しないため、無駄な電力が

発生するという課題を有していた。

【0004】 本発明はこのような状況に鑑みてなされたもので、表示用の電力が無駄に使用されないようにしたものである。

【0005】

【課題を解決するための手段】 このような課題を解決するために請求項1の発明は、同一平面上で平行に配設した第1電極と第2電極からなるメモリ電極と、メモリ電極と直交させかつメモリ電極から所定距離離隔して設けられたアドレス電極と、アドレス電極を所定電位に維持するか、フローティング状態に維持するかを制御する制御回路とを設け、メモリ期間中はアドレス電極がフローティング状態となるように制御回路を制御するようにしたものである。請求項2の発明は、平行に配設した平面状の第1メモリ電極と第2メモリ電極からなるメモリ電極と、第1メモリ電極の電極面と平行させて設けた第1アドレス電極と、第2メモリ電極の電極面と平行でかつ第1アドレス電極と直交させて設けた第2アドレス電極と、第1アドレス電極および第2アドレス電極を所定電位に維持するか、0Vに維持するかフローティング状態に維持するかを制御する制御回路とを設け、第1メモリ電極および前記第2メモリ電極により放電が行われるメモリ期間中は第1アドレス電極および第2アドレス電極がフローティング状態となるように前記制御回路を制御するようにしたものである。

【0006】

【作用】 請求項1および請求項2は、アドレス期間はアドレス電極を0Vあるいは所定電位に維持し、メモリ電極とアドレス電極で指定された交差部分に電荷を蓄積する。表示時はメモリ電極に交流信号を供給して蓄積された電荷を維持するが、アドレス電極をフローティング状態にすることによって、メモリ電極とアドレス電極との間の分布容量の影響が除去され、メモリ電極に表示用の交流信号が供給されても、それによるアドレス電極への充放電電流が流れない。

【0007】

【実施例】 図1は3電極形プラズマディスプレイの構成を示す斜視図であり、前面ガラス板1と平行な状態で所定距離離隔して背面ガラス板3が設けられており、その前面ガラス板1の背面ガラス板3と対向する部分にサステイン電極となるライン状の第1電極S₁および第2電極S₂が平行な状態で交互に設けられ、第1電極S₁および第2電極S₂は透明な誘電体層2で被覆されている。背面ガラス板3の前面ガラス板1側には第1電極S₁および第2電極S₂と直交する状態でライン状のアドレス電極W_xが複数形成されている。アドレス電極W_x相互間には前面ガラス板1に達するストライプ状のセパレータ4を設け、このセパレータ4によって形成される空間に放電ガスが封入され、誘放電あるいは色にじみを防止している。更に、アドレス電極W_xを被覆する形で蛍光体S

が塗布される。なお、第2電極Sはアドレスと関係ないので、通常は共通接続される。また第1電極Syとアドレス電極Wxとの交差する位置が表示セルとなり、それらがアドレス期間に指定され、その指定された部分に電荷が蓄積され、メモリ期間に第1電極Syと第2電極Sとの間へ交流信号が供給されることにより、その電荷が蓄積された部分に放電が起こり、表示が行われる。

【0008】図2は駆動方法を説明するタイムチャートであり、1回の駆動はアドレス期間とメモリ期間から構成され、アドレス期間は表示に必要な電荷が蓄積され、メモリ期間にそれが表示される。アドレス期間は前回の表示周期のメモリ期間における影響を受けないようにするため、全てのセルの消去放電を行う。このためにはまず、第2電極Sへ図2(c)に示す消去パルスVeを供給して前の表示期間に蓄積されていた電荷を消去した後、全ての第1電極Syに図2(d)~(f)に示す、消去パルスより大きい書き込みパルスVwを供給して、全ての第1電極Syに所定の電荷を蓄積させた後、再び図2(c)に示す消去パルスVeを供給して、第1電極Syおよび第2電極S共に、前回の表示期間の影響がないようにする。

【0009】このようにして前回の表示期間の影響を無くした後、アドレスの選択を行い、表示データを記憶させる。これにはアドレス電極Wx1~Wxnと、第1電極Sy1~Synのうち、所定のものを指定することによって行う。この例では図2に示すように、アドレス電極Wx1からWxnを順次選択し、第1電極Sy1~Synも順次選択することによって選択している。但し、一般的にはこの順序になるとは限らないので、例えば第1電極Syは順番に走査し、それに対応して表示すべきアドレスであるアドレス電極Wxを選択することになる。

【0010】この場合、アドレス電極Wxは選択されるものに電圧Vaを供給するが、第1電極Syは最初のアドレス電極Wxが選択されるより前から、最後のアドレス電極Wxnが選択された後まで電圧Vaが供給されるようにして、連続動作が確実に行われるようにしている。そして、第1電極Syは選択されるものを0Vにする。このようにして第1電極Syとアドレス電極Wxのうちそれぞれ選択された電極の交点に放電が起こり、電荷が蓄積される。また、アドレス電極Wxは非選択時は0Vに保っている。

【0011】メモリ期間は全ての第1電極Syに電圧Vsを供給し、第2電極Sを0Vにするタイミングと、第2電極Sに電圧Vsを供給し、全ての第1電極Syを0Vにするタイミングを繰り返すことにより交流駆動を行う。アドレス期間に選択され、電荷の蓄積されたセルだけが第1電極Syと第2電極Sとの間で放電が行われる。即ち交流駆動されることにより、アドレス期間に選択されたセルだけが第1電極Syと第2電極Sとの間

で放電され、その部分が発光して表示される。

【0012】このとき、第1電極Syおよび第2電極Sとアドレス電極Wx間は浮遊容量があり、メモリ期間に供給される駆動電圧は交流であることから、駆動電圧はその浮遊容量を充放電するが、このエネルギーは表示には全く関係のないものであり、無駄に使用される。そこで本発明では、メモリ期間中はアドレス電極Wxの電位をフローティング状態にし、第1電極Syまたは第2電極S間に交流電圧が供給されても、浮遊容量を介して充放電が行われないようにした。

【0013】図3および図4はその一例を示す回路図であり、図3はトランジスタTR1、TR2のいずれか一方をオンさせるようにしたものであり、アドレス電極WxはトランジスタTR1がオンすると電圧Vaが供給され、トランジスタTR2がオンすると0Vが供給される。アドレス期間はデータ信号に応じてトランジスタTR1あるいはトランジスタTR2がオンとなる。メモリ期間はトランジスタTR1、TR2ともオフになるように制御され、この結果、アドレス電極Wxはフローティング状態になり、メモリ電極間に放電維持のための交流信号が供給されてもメモリ電極とアドレス電極間に放電電流が流れることはない。図4はバイアス抵抗Rによって電圧Vaと0Vを出力するようにしたものであり、アドレス期間はバイアス抵抗Rと共通に接続されるトランジスタTR4をオンとし、トランジスタTR31からトランジスタTR3nのいずれかがオンすると、そのオンしたトランジスタに対応するアドレス電極Wxに電圧Vaが供給され、オンとなっていたトランジスタTR31からトランジスタTR3nがオフになると、それに対応するアドレス電極Wxは0Vになる。メモリ期間はトランジスタTR3、4を共にオフとし、アドレス電極Wxをフローティング状態に維持する。

【0014】以上の駆動方法は表示の1周期をアドレス期間とメモリ期間からなり、メモリ期間に放電維持パルスの供給されていない電極が存在する4電極以上の駆動においても、アドレス電極をフローティングにすることによって同様の効果が得られる。

【0015】これにより、フローティング状態のアドレス電極Wxの電位はメモリ電極の電位に誘導され、アドレス電極が一定電位に保持されている場合に比べ、メモリ電極とアドレス電極との間に繰り返される充放電電流による無駄なエネルギーの消費を抑えることができる。

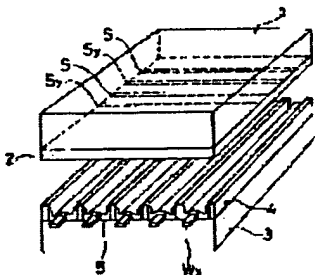
【0016】以上の説明は背面ガラス板にアドレス電極を設け、それに蛍光体を塗布した例であるが、これと逆の構造、すなわち前面ガラス板にアドレス電極を設け、それに蛍光体を塗布することも考えられる。図5はこの構造の一例を示している。すなわち、前面ガラス1に平行な状態で複数のアドレス電極Wxを配設した上で、蛍光体5を塗布し、前面ガラス1と平行に配設された背面ガラス3の前面ガラス側面にアドレス電極Wxと直交す

る状態で第1電極 S_y および第2電極 S を配設する。そして第1電極 S_y および第2電極 S は誘電体層2で覆っている。

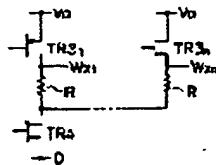
【0017】以上は3電極構成のものの説明であるが、図6は4電極構成のものの構造を示す。これはメモリ電極12および13を平行に配設し、メモリ電極12の外側に配置された前面ガラス1のメモリ電極12側の面に平行な状態でXアドレス電極10を複数設け、メモリ電極13の外側に配置された背面ガラス3のメモリ電極13側の面に平行な状態でかつXアドレス電極10と直交させた状態でYアドレス電極11を配設する。なお、Xアドレス電極は蛍光体5が塗布され、メモリ電極12、13は絶縁層14で覆われ、各所に正方形あるいは矩形の適宜な形状の穴が多数設けられている。

【0018】このように構成した4電極形の装置の動作は例えば特開平6-130913号公報に開示されており、かつ発明の要旨でもないもので、記載を省略するが、この装置も3電極形と同様にメモリ期間にアドレス電極がある電位に保持されているとエネルギーの損失が生ずる。このため、アドレス電極10、11を図3あるいは図4の回路によってメモリ期間中フローティングにすれば、エネルギー損失は発生しない。この場合、図3または図4の回路はX、Y用に2回路用が必要であることは言うまでもないことである。

【図1】



【図4】



【0019】

【発明の効果】以上説明したように本発明は、メモリ期間中はアドレス電極をフローティング状態にしたので、メモリ電極に交流の充電維持電圧を供給してもメモリ電極とアドレス電極との間に無駄な充放電電流が流れないので、効率がよく、消費電力の少ない装置が得られると言う効果を有する。

【図面の簡単な説明】

【図1】 本発明を適用するプラズマディスプレイの一実施例の構成を示す斜視図である。

【図2】 各電極に供給される電圧波形を示す各部波形図である。

【図3】 アドレス電極をフローティング状態にする回路の一例を示す回路図である。

【図4】 アドレス電極をフローティング状態にする回路の他の例を示す回路図である。

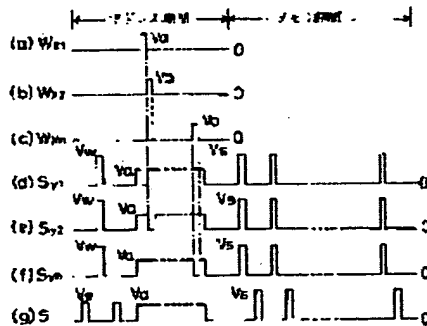
【図5】 図1に示す装置の他の例を示す斜視図である。

【図6】 4電極構成の装置の例を示す斜視図である。

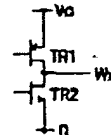
【符号の説明】

1…前面ガラス板、2…誘電体層、3…背面ガラス板、4…隔壁、5…蛍光体、TR1～TR4…トランジスタ、R…抵抗、10…Xアドレス電極、11…Yアドレス電極、12、13…メモリ電極、14…絶縁層。

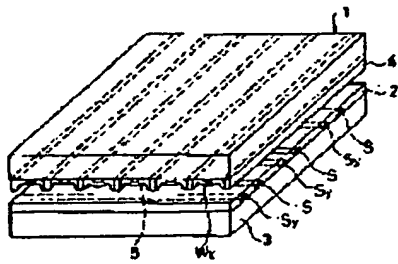
【図2】



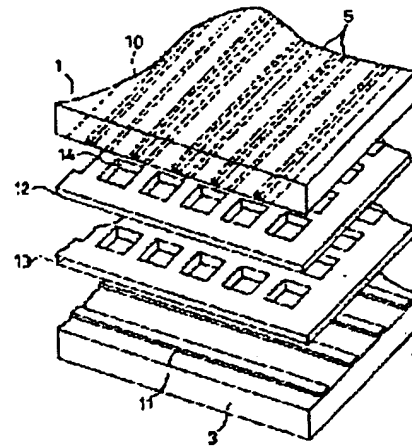
【図3】



【図5】



【図6】



フロントページの続き

(72)発明者 廣瀬 道
愛知県名古屋市西区則武新町三丁目1番36
号 株式会社ノリタケカンパニーリミテド
内

BEST AVAILABLE COPY